

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-254731

(43)Date of publication of application : 16.12.1985

(51)Int.Cl. H01L 21/302
H01L 21/28

(21)Application number : 59-111411

(71)Applicant : FUJITSU LTD

(22)Date of filing : 31.05.1984

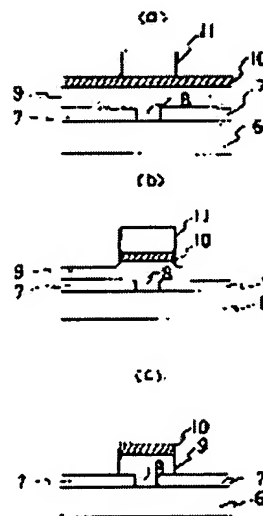
(72)Inventor : WATABE KIYOSHI
SHIMIZU KATSUNORI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57)Abstract:

PURPOSE: To obtain a semiconductor device having flat surface of oxide film by executing dry etching after eliminating perfectly the alumina layer at the aluminum surface by the wet etching.

CONSTITUTION: Aluminum 9 is vacuum deposited on an oxide film 7 formed on a silicon substrate 6 and an aperture 8 thereof and an alumina layer 10 is formed on aluminum 9 by natural oxidation or anode oxidation. Moreover, the alumina layer 10 is coated with the resist 11 only at the required area as the electrode of semiconductor device. The section of the alumina layer 10, where is not coated with resist 11 is eliminated by the wet etching utilizing acetic acid and ammonium fluoride. In this case, since the alumina layer 10 is perfectly removed, the surface of aluminum 9 can also be removed in such a thickness as 1,000Å-2,000Å by the wet etching using organic alkali system or phosphoric acid. Moreover, aluminum 9 at the area not coated with resist 11 is removed by dry etching utilizing reactive ion etching and the resist 11 is finally removed.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

DERWENT-ACC-NO: 1986-032736

DERWENT-WEEK: 198605

COPYRIGHT 2006 DERWENT INFORMATION LTD

TITLE: Semiconductor-device mfr. without destroying
oxide-film in patterning - involves removing alumina-layer
by wet-etching and aluminium-layer by dry-etching
with mask on aluminium layer NoAbstract Dwg 2/2

PATENT-ASSIGNEE: FUJITSU LTD[FUIT]

PRIORITY-DATA: 1984JP-0111411 (May 31, 1984)

PATENT-FAMILY:

PUB-NO	PUB-DATE	LANGUAGE
PAGES MAIN-IPC		
JP 60254731 A	December 16, 1985	N/A
003 N/A		

APPLICATION-DATA:

PUB-NO	APPL-DESCRIPTOR	APPL-NO
APPL-DATE		
JP 60254731A	N/A	1984JP-0111411
May 31, 1984		

INT-CL (IPC): H01L021/30

ABSTRACTED-PUB-NO:

EQUIVALENT-ABSTRACTS:

TITLE-TERMS: SEMICONDUCTOR DEVICE MANUFACTURE DESTROY OXIDE FILM
PATTERN REMOVE
ALUMINA LAYER WET ETCH ALUMINIUM LAYER DRY ETCH MASK
ALUMINIUM
LAYER NOABSTRACT

DERWENT-CLASS: L03 U11

CPI-CODES: L04-C07;

EPI-CODES: U11-C05C4; U11-C07;

⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭60-254731

⑬ Int.Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和60年(1985)12月16日

H 01 L 21/302
21/28

G-8223-5F
7638-5F

審査請求 未請求 発明の数 1 (全3頁)

⑮ 発明の名称 半導体装置の製造方法

⑯ 特 願 昭59-111411

⑰ 出 願 昭59(1984)5月31日

⑱ 発 明 者 渡 部 深 川崎市中原区上小田中1015番地 富士通株式会社内
⑲ 発 明 者 清 水 活 憲 川崎市中原区上小田中1015番地 富士通株式会社内
⑳ 出 願 人 富 士 通 株 式 会 社 川崎市中原区上小田中1015番地
㉑ 代 理 人 弁 理 士 松 岡 宏 四 郎

明 細 書

1. 発明の名称

半導体装置の製造方法

2. 特許請求の範囲

(1) 半導体基板の表面に絶縁膜を形成し、該絶縁膜上にアルミニウム層を形成する工程と、該アルミニウム層上に所定のパターン膜を形成し該パターン膜をマスクにしてアルミニウム層表面のアルミナ層をウェットエッチングによって完全に除去する工程と、該パターン膜をマスクにしてアルミニウム層をドライエッチングによって除去する工程とよりなる半導体装置の製造方法。

(2) 前記ウェットエッチング工程はアルミナ層を除去してからアルミニウム層の極表面層もエッチングすることを特徴とする特許請求の範囲第1項記載の半導体装置の製造方法。

3. 発明の詳細な説明

(1) 発明の技術分野

本発明は、アルミニウム電極のパターニングに係り、特に酸化膜上に形成されるアルミニウム電

極をドライエッチングによりパターニングする際、酸化膜を荒らさない半導体装置の製造方法に関するものである。

(2) 発明の背景

プレーナトランジスタ等の半導体装置の製造上、アルミニウム電極の加工やフォトレジストの除去にエッチングが繰返し行なわれる。通常このエッチングは不要のアルミニウムやフォトレジストを液体を用いて除去するウェットエッチングと不要のアルミニウムやフォトレジストをフッ化炭素等のガス中で、プラズマを用いて溶かすドライエッチングがある。

ドライエッチングは人手による薬品の純度等の管理が不要で、作業工程を機械作業に置き換えることが簡単にできるので現在特に利用されている。

(3) 従来技術と問題点

第1図(a)~(c)は半導体装置において、アルミニウム電極をドライエッチングにより加工する製造プロセスを示すものである。

まず、同図(a)に示すようにシリコン(Si)基板

1上に形成した酸化ケイ素(SiO_2)の酸化膜2と酸化膜2の開口部2a上にアルミニウム(Al)3を蒸着させ、アルミニウム3上にアルミナ層4を自然酸化または陽極酸化により形成し、さらにアルミナ層4上に電極として必要な部分のみレジスト5を塗布してアルミニウム電極のパターニングを行う。次に同図向に示すように、レジスト5が塗布されていない部分のアルミナ層4をドライエッチングにより除去する。さらに同図向に示すプロセスでレジストが塗布されていない部分のアルミニウム3をドライエッチングにより除去し、最後にレジスト5を除去する。

以上のようなプロセスにより酸化膜2および酸化膜2の開口部にアルミニウム3の電極パターンニングを行っていた。

しかしながら、この際、ドライエッチングとしてリアクティブイオンエッチング(RIE)を用いるため、アルミニウム3表面に形成されたアルミナ層4は同図向に示すように凹凸をもった段差のあるエッチングが行なわれる。

さらにこの段差はアルミニウム3をエッチングする際、絶縁層である酸化膜2まで影響し、同図向に示す様に酸化膜2の表面に凹凸ができる。すなわち、ドライエッチング前の酸化膜2は4000Å程度の厚さであるが、ドライエッチング後には凸部は約3000Å、凹部は約1000Åの厚さとなる。この酸化膜2は半導体装置の絶縁層であり、酸化膜2に凹凸が生じると凹部で絶縁不良を起こし短絡の原因ともなる。

また、酸化膜2に生じる凹部がシリコン基板1にまで達することを少なくするためには、アルミニウム3のドライエッチングの時間を微細に管理せねばならないという欠点があった。

(4) 発明の目的

本発明は、上述の従来の欠点に鑑み、アルミニウム表面のアルミナ層をウェットエッチングにより完全に除去した後、ドライエッチングを行なうことにより酸化膜の表面に凹凸が生じることのない半導体装置の製造方法を提供することを目的とする。

(5) 発明の要点

上記目的は、本発明によれば、半導体基板の表面に絶縁膜を形成し、該絶縁膜上にアルミニウム層を形成する工程と、該アルミニウム層上に所定のパターン膜を形成し該パターン膜をマスクにしてアルミニウム層表面のアルミナ層をウェットエッチングによって完全に除去する工程と、該パターン膜をマスクにしてアルミニウム層をドライエッチングによって除去する工程とよりなる半導体装置の製造方法を提供することによって達成される。

(6) 発明の実施例

以下、本発明の実施例を添付図面にしたがって詳述する。

第2図において、シリコン基板6上に形成した酸化膜7及び酸化膜7の開口部8に、同図向に示すプロセスでアルミニウム9をたとえば1μm厚に蒸着させ、アルミニウム9上にアルミナ層10を自然酸化または陽極酸化により形成する。さらにアルミナ層10上に半導体装置の電極として必

要な部分のみレジスト11を塗布する。次に同図向に示すプロセスで、酢酸とフッ化アンモニウムを用いたウェットエッチングによりレジスト11を塗布していない部分のアルミナ層10を除去する。この時アルミナ層10を完全に除去するため、有機アルカリ系またはリン酸を用いてウェットエッチングによりアルミニウム9の表面も厚さ1000Å～2000Å程度除去する。さらに同図向に示すプロセスでレジスト11が塗布されていない部分のアルミニウム9をリアクティブイオンエッチングを用いたドライエッチングにより除去し、最後にレジスト11を除去する。

以上のようなプロセスによりシリコン基板6上にアルミニウム9の電極を設けることができる。

このようにアルミニウム9表面のアルミナ層10をまずウェットエッチングを行なうことにより除去すると、従来アルミナ層10をドライエッチングによって除去する際生じた凹凸は生じない。

さらにアルミナ層10に凹凸が発生しないため、

その後ドライエッチングを行なってアルミニウム9を全て除去しても、酸化膜7の表面が凹凸になることはない。したがって酸化膜7の表面は平坦であり、酸化膜7の厚さは3000Å程度を有し酸化膜7の各部で一定厚である。したがって外部の導電物質に対してアルミニウム9の電極とシリコン6は確実な絶縁が行なわれる。

本発明は以上の実施例に限るわけではなく、アルミニウム9とアルミナ層10をウェットエッチングにより除去する際、アルミニウム9を除去する厚さは1000Å～2000Åに限らず他の厚さ分除去しても実施することができる。

(7) 発明の効果

以上詳細に説明したように本発明によれば、半導体の絶縁膜である酸化膜に凹凸が生じないので半導体装置の絶縁を確実に行うことができる。

また、酸化膜7に凹凸を生じないので、アルミニウム9のドライエッチングのエッチング時間の管理が容易となる。

4. 図面の簡単な説明

第1図(a)～(c)は従来の半導体装置の製造工程図
第2図(a)～(c)は本発明の半導体装置の製造工程図である。

6・・・シリコン、7・・・酸化膜、
9・・・アルミニウム、10・・・アルミナ層、
11・・・レジスト

特許 出願人
代理人弁理士

富士通株式会社
松岡 宏四郎

